

Electricity meter and an input module for an electricity meter**Publication number:** DE19842241**Publication date:** 2000-04-06**Inventor:** VRIES JACOB (CH); JEKER ERICH (CH); SCHALLER MICHEL (CH)**Applicant:** SIEMENS METERING AG (CH)**Classification:**

- International: G01R21/133; G01R22/00; G01R21/00; G01R22/00; (IPC1-7): G06F3/05; G01R22/00

- european: G01R21/133

Application number: DE19981042241 19980915**Priority number(s):** DE19981042241 19980915**Also published as:**

- WO0016109 (A1)
- EP1114326 (A1)
- US6555997 (B1)
- EP1114326 (A0)
- EP1114326 (B1)

Report a data error here**Abstract of DE19842241**

In order to obtain a simple construction of an electricity meter (1), the invention provides that the meter comprises a highly integrated input module (3a, 3b, 3c) in which an analog-digital converter (5a, 5b) and an output module (7a) are integrated. A multiplying means (21) can optionally be integrated. Such an input module (3a, 3b, 3c), in combination with conventional components, especially microprocessors, makes it possible to produce an electricity meter which comprises a simple construction and which is of a single-phase and multi-phase type (also for a plurality of consumers).

Data supplied from the **esp@cenet** database - Worldwide



⑩ BUNDESREPUBLIK

DEUTSCHLAND

**DEUTSCHES
PATENT- UND
MARKENAMT**

**⑫ Offenlegungsschrift
⑬ DE 198 42 241 A 1**

⑤ Int. Cl. 7;

G 01 R 22/00

LG06E 3/05

⑦ Anmelder:
Siemens Metering AG, Zug, CH

(74) Vertreter:
Epping, W., Dipl.-Ing. Dr.-Ing., Pat.-Anw., 80339
München

98-42341-5

5 9 1998

6 4 3000

5. 4. 2000

② Erfinder:

Vries, Jacob, de, Allenwinden, CH; Jeker, Erich, Baar, CH; Schaller, Michel, Baar, CH

⑤6 Entgegenhaltungen:

DE 195 28 723 C1

687423 A5

US 56,31 843

• US 55 44 089

US 53 49 676

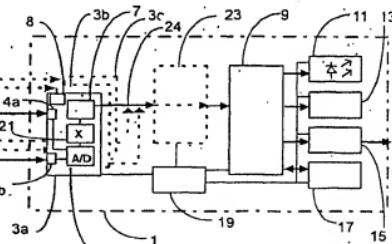
EP 08 B7 650 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

Prüfungsantrag gem. § 44 PatG ist gestellt

④ Elektrizitätszähler und Eingangsbaustein für einen Elektrizitätszähler

Um einen einfachen Aufbau eines Elektrizitätszählers (1) zu erreichen, ist vorgesehen, daß dieser eine hoch integrierte Eingangsbausteine (3a, 3b, 3c) umfaßt, in welchem ein Analog-Digital-Wandler (5a, 5b) und ein Ausgangsbaustein (7) integriert ist. Gegebenenfalls kann zusätzlich auch ein Multiplexierer (21) integriert sein. Mit einem derartigen Eingangsbaustein (3a, 3b, 3c) läßt sich in Kombination mit herkömmlichen Bauelementen, insbesondere Mikroprozessoren, ein einfach aufgebauter Elektrizitätszähler in ein- und mehrphasiger Ausführung - auch für mehrere Verbraucher - realisieren.



Beschreibung

Die Erfindung betrifft einen Elektrizitätszähler gemäß dem Oberbegriff der Ansprüche 1 oder 3 und einen Eingangsbaustein für einen Elektrizitätszähler gemäß dem Oberbegriff der Ansprüche 13 oder 14.

Aus der CH 687 423 A5 ist ein Elektrizitätszähler, insbesondere ein Multifunktionszähler, bekannt, bei dem für jede Phase jeweils eine Meßeinheit vorgesehen ist. Den jeweiligen Meßeinheiten sind jeweils Strom und Spannung der jeweiligen Phase zugeführt. Jede Meßeinheit erzeugt Ausgangsimpulse, die eine Frequenz besitzen, welche proportional dem in der betreffenden Phase verbrauchten Leistungswert ist. Die Meßeinheiten können gemäß einem Ausführungsbeispiel ausgangsseitig über eine Busstruktur mit einem Mikrocomputer verbunden sein. Die Meßeinheiten weisen als Stromsensor jeweils bevorzugt ein Hallelement auf, dem ein Spannungs frequenzwandler nachgeschaltet ist. Die Busverbindung ist bevorzugt als normierte bidirektionale Busverbindung ausgebildet, wobei die Meßeinheiten auch digitalisierte Momentanwerte des zugehörigen Phasenstromes und der dazugehörigen Phasenspannung liefern können. Die Verarbeitung der aufgenommenen Meßwerte erfolgt dann zunächst in dem nachgeschalteten Mikrocomputer. Gegebenenfalls kann diesem auch eine weitere Verarbeitungseinrichtung mit CPU/Prozessor und zugeordneten Speichern nachgeordnet sein.

Aus der US 5,349,676 ist ein digitaler Elektrizitätszähler bekannt, bei dem je zu erfassenden Meßwert (Strom oder Spannung) ein $\Sigma\Delta$ -Modulator als Analog/Digital-Wandler (A/D-Wandler) vorgesehen ist. Die digitalisierten Meßwerte werden dann mittels zweier Prozessoren verarbeitet. Die gesamte Signalverarbeitung inklusive A/D-Wandler, Prozessoren, Speicher usw. sind in einem gemeinsamen IC untergebracht.

Eine ähnliche Anordnung ist aus der US 5,544,089 bekannt. Auch dort sind A/D-Wandler, Filter, Speicher und zumindest ein Prozessor auf einem gemeinsamen Chip untergebracht. Die Lösungen der beiden letztgenannten Veröffentlichungen haben zum Nachteil, daß lediglich spezielle ICs zur Anwendung kommen, die aufgrund ihres hohen Integrationsdichten kostspielig sind und sich nur an spezielle Applikationen orientieren.

Der Erfindung liegt die Aufgabe zugrunde, einen Elektrizitätszähler und einen hierfür geeigneten Eingangsbaustein anzugeben, wobei ausgehend von der Verwendung standardmäßiger Verarbeitungsbausteine und Bauelementen eine optimierte Integration in Hinblick auf die Vorverarbeitung und Erfassung der Eingangssignale vorgesehen sein soll.

Demnach ist ausgehend vom Stand der Technik erfundengemäß vorgesehen, daß der Eingangsbaustein als separater, vom Verarbeitungsbaustein getrennter integrierter Schaltkreis ausgebildet ist, und daß als Multipliziermittel ein Hardware-Multiplizierer vorgesehen ist, welcher in den integrierten Schaltkreis integriert ist. Bevorzugt ist der A/D-Wandler als Sigma-Delta-Modulator ($\Sigma\Delta$ -Modulator) ausgeführt, welcher in den integrierten Schaltkreis integriert ist.

Eine alternative erfundengemäß Lösung sieht im wesentlichen vor, daß der Eingangsbaustein als separater vom Verarbeitungsbaustein getrennter integrierter Schaltkreis ausgebildet ist, wobei der A/D-Wandler als $\Sigma\Delta$ -Modulator ausgeführt ist, welcher in den integrierten Schaltkreis integriert ist.

Mit dieser einfachen Ausgestaltung ist ein modularer Aufbau eines Elektrizitätszählers gegeben, wobei für die digitale Spannungsverarbeitung standardmäßig verfügbar Prozessor- oder Rechenbausteine verwendet werden können. Durch den einfachen Aufbau des Eingangsbausteins läßt

dieser sich bei hohen Stückzahlen preiswert herstellen, wodurch insgesamt der Elektrizitätszähler mit geringen Kosten und wenig Aufwand herstellbar ist.

Es ist günstig, wenn der Eingangsbaustein Multipliziermittel zum Bilden eines Leistungswerts aufweist. Die Multipliziermittel können dabei mit Vorteil als Hardware-Multiplizierer ausgeführt sein, welcher in den integrierten Schaltkreis integriert ist. Auf diese Weise ist im nachgeschalteten Verarbeitungsbaustein zeitaufwendiger Rechenaufwand vermieden. Im einfachsten Fall ist lediglich eine Akkumulation der vom Hardware-Multiplizierer gelieferten Leistungswerte vorzusehen, um zu einem Energieverbrauchs Wert zu gelangen.

Bevorzugt ist je Phase, insbesondere für drei Phasen, eines Verbrauchers oder des an den Elektrizitätszähler angeschließenden Netzes ein Eingangsbaustein vorgesehen. Durch die Modularität des Eingangssteins des Elektrizitätszählers ist damit eine einfache Anpassung an die benötigte Phasenzahl gegeben. Es kann auch eine in Gruppen unterteilte Mehrzahl von Eingangsbaustein vorgesehen sein, wobei jede Gruppe jeweils einen Verbraucher zugeordnet ist. Auf diese Weise ist quasi eine Vielfachmasse Anordnung zusammenstellbar, wobei die Energieverbräuche verschiedener Verbraucher mittels einer zentralen Verarbeitungseinrichtung erfäßbar sind.

Es ist günstig, wenn je Eingangsbaustein ein Stromsensor vorgesehen ist, welcher zumindest ein Hallelement umfaßt. Ein derartiger Stromsensor läßt sich auf einfache Weise in den Eingangsbaustein integrieren, wobei der Platzbedarf gering gehalten ist. Alternativ sind selbstverständlich auch andere Arten von Stromsensoren, z. B. ein Feldsensor, eine magnetoresistive Brücke, ein Sensor mit Shunt oder ein herkömmlicher Stromwandler auf magnetischer Basis einsetzbar.

Bevorzugt ist die Verbindung zwischen Eingangsbaustein oder Bausteinen und dem Verarbeitungsbaustein als Busverbindung ausgebildet, wobei jeder Eingangsbaustein hierzu einen Buskoppler oder Schnittstellenbaustein aufweist. Auf diese Weise ist eine schnelle Datenübergabe von dem/den Eingangsbaustein/en zum Verarbeitungsbaustein möglich, was einen hohen Datendurchsatz bei hoher Auflösung ermöglicht. Die Datenübergabe kann dabei parallel oder seriell erfolgen.

Mit Vorteil kann für den analogen Strom- und den analogen Spannungseingang je ein A/D-Wandler vorgesehen sein. Auf diese Weise ist eine getrennte Signalverarbeitung gegeben, bei der eine gegenseitige Beeinflussungen gering gehalten ist.

Alternativ kann auch ein gemeinsamer A/D-Wandler vorgenommen sein, dem ein Multiplexer vorgesehen ist. Eine derartige Ausgestaltung ist einfach realisierbar, wobei nur ein geringer Schaltungsaufwand innerhalb der integrierten Schaltung erforderlich ist. Bei dieser Ausführung ist ein Übersprechen zwischen den Kanälen für Strom und Spannung gegenüber einer Ausführung mit zwei A/D-Wandlern verhindert.

Es ist günstig, wenn jeder Eingangsbaustein einen Speicher umfaßt, in welchem Parameter und/oder Betriebeinstellungen und/oder sonstige für den Betrieb vorgeb- oder einstellbare Daten gespeichert oder speicherbar sind. Damit ist ein Minimum an Betriebsinformationen im Verarbeitungsbaustein hinterlegbar. Dazu können für jeden Verarbeitungsbaustein getrennt Parameter hinterlegt sein, die beispielsweise bereits während der Herstellung hinterlegt werden und auf die während des Betriebs in eingebauten Zustand zurückgegriffen werden kann. Dies betrifft z. B. Voreinstellungen oder Abgleichinformationen. Eine Belastung der Speicherressourcen des Verarbeitungsbausteins ist damit

nicht erforderlich.

Die Lösung der Aufgabe bezüglich des Eingangsbaustein gelingt erfundungsgemäß mit den Merkmalen der Ansprüche 13 bzw. 14.

Die oben angegebenen Vorteile gelten hier sinngemäß. Derartige Eingangsbausteine eignen sich insbesondere zum Einsatz bei Haushaltsszählern oder Drehstromzählern in einphasiger oder dreiphasiger Ausführung.

Ausführungsbeispiele der Erfahrung, weitere Vorteile und Details werden nachfolgend anhand der Zeichnung näher erläutert. Es zeigen:

Fig. 1 ein Blockschaltbild für alternative Ausführungen eines Elektrizitätszählers mit einem oder mehreren Eingangsbausteinen,

Fig. 2 ein Blockschaltbild zur Beschaltung eines Eingangsbausteins gemäß Fig. 1,

Fig. 3 ein Blockschaltbild zum Innenaufbau eines Eingangsbausteins,

Fig. 4 eine alternative Ausführungsform zum Innenaufbau eines Eingangsbausteins,

Fig. 5 ein Blockschaltbild zur Signalverarbeitung und zum Datenumlauf des Elektrizitätszählers, und

Fig. 6 eine alternative Ausführungsform zur Fig. 5.

In den nachfolgenden Figuren sind gleiche Bauteile mit gleichen oder zumindest sinngemäß gleichen Bezeichnungen versehen.

Fig. 1 zeigt ein Blockschaltbild eines Elektrizitätszählers 1 (nachfolgend Zähler 1 genannt). Der Zähler 1 weist einen Eingangsbaustein 3a auf, dem ein analoges Stromsignal I und ein analoges Spannungssignal U (nachfolgend als Signale 1 bzw. U bezeichnet) eines nicht näher gezeigten Verbrauchers zugeführt sind. Ziel ist es dabei, den Energieverbrauch des Verbrauchers zu erfassen.

Der Eingangsbaustein 3a weist dazu einen analogen Strom- und einen analogen Spannungseingang 4a bzw. 4b auf. Über diese Eingänge sind die beiden Signale I und U einem A/D-Wandler 5 zugeführt, der aus den analogen Signalen digitale Werte erzeugt. Die digitalen Werte von Strom und Spannung I bzw. U werden dann über einen Ausgangsbaustein 7 an einen nachgeschalteten Verarbeitungsbaustein 9 weitergeführt.

Der Verarbeitungsbaustein 9 ist als digitaler Baustein ausgeführt und kann beispielsweise von einem Mikrocomputer, einem Rechner oder einem sonstigen handelsüblichen Prozessor gebildet sein. In dem Verarbeitungsbaustein 9 erfolgt die datentechnische Verarbeitung der erfassten Signale zur Bildung der gewünschten Energieverbrauchswerte. Dies können beliebige nach dem Stand der Technik gebildete Werte sein, die allgemein von Zählern gebildet werden können, z. B. Wirkleistung, Blindleistung, Maximumwerte, Oberwellenleistung, Energieverbrauch usw. Eine Beschränkung auf bestimmte Verbrauchswerte ist dabei nicht gegeben. Die Verarbeitung der Daten im Verarbeitungsbaustein 9 erfolgt mit Hilfe eines oder mehrerer gespeicherter Programme.

Die ermittelten Energieverbrauchswerte oder Informationen werden dann von dem Verarbeitungsbaustein 9 über beliebige Ausgabemodule oder Kommunikationsbausteine ausgegeben. Dies können beispielsweise sein: ein Impulsausgangsbaustein 11 nach Art einer Blinkanzeige (z. B. mit Leuchtdiode gemäß Fig. 1), wobei die jeweiligen Blinkimpulse einen vorgegebenen Energiewert repräsentieren, ein Display 13 zur Anzeige der verschiedenen Werte, und/oder ein Kommunikationsmodul 15, über das nach Art einer Schnittstelle Daten an weitere Verarbeitungsseinrichtungen weitergegeben werden kann. Selbstverständlich kann auch ein nicht näher gezeigtes Eingabemittel, z. B. eine Tastatur oder ein Bedienfeld, vorgesehen sein, welches z. B. in Bau-

einheit mit dem Display 13 ausgeführt sein kann.

Gegebenenfalls kann dem Verarbeitungsbaustein 9 – falls nicht indirekt zugeordnet oder integriert – auch ein Speichermodul 17 zugeordnet sein, in welchem das oder die Programme zur Datenverarbeitung und zum Betrieb oder sonstige Informationen für den Betrieb des Zählers 1 hinterlegt sein können. Das Speichermodul 17 kann dabei insbesondere einen nichtverlierbaren Speicher, z. B. ein ROM oder EEPROM, zur dauerhaften Speicherung von Daten umfassen. Zum allgemeinen Betrieb des Zählers 1 weist dieser selbstverständlich als Energieversorgung ein Netzteil 19 auf, das die jeweiligen Hardwarebausteine über nicht näher bezeichnete Leitungen mit elektrischer Energie versorgt.

Diese erklärte Ausführung des Zählers 1 dient beispielhaft für einen sogenannten Einphasenzähler. Ausgehend von einem modularen Aufbau des Eingangsbausteins 3a, bei dem der Ausgangsbaustein 7 als Buskoppler oder Interface ausgebildet ist, ist auch eine Kaskadierung oder Vervielfachung von Eingangsbausteinen möglich. In der Figur sind dazu weitere optionale Eingangsbausteine 3b und 3c stichliert dargestellt, die mit dem Eingangsbaustein 3a über ihre jeweiligen nicht näher dargestellten Ausgangsbausteine und eine Busverbindung 24 parallel geschaltet sind. Auf diese Weise sind mehrphasige Ausführungen des Zählers 1 realisierbar. Selbstverständlich sind für eine derartige Anordnung die Phasenspannungen und –ströme der übrigen Phasen bevorzugt phasenbezogen den jeweiligen Eingangsbausteinen 3b bzw. 3c, zuzuführen. Die Eingangsbausteine 3a bis 3c können dabei auch als sogenannte "Front-End-Bausteine" bezeichnet werden.

Gegebenenfalls sind auch mehrere Gruppen von Eingangsbausteinen derart zusammengeschaltet, daß Energieverbräuche verschiedener Verbraucher mit einem gemeinsamen Zähler 1, insbesondere einem gemeinsamen Verarbeitungsbaustein 9 erfaßt werden können. Damit ist ein einfacher modularer Aufbau mit geringem technischen Aufwand für eine vielfach Energiefassung realisierbar. Mit dem gezeigten Zähler 1 gemäß Fig. 1 können beispielsweise die Energieverbräuche dreier (oder mit mehreren Eingangsbausteinen auch noch mehrerer) einphasiger Verbraucher erfaßt werden. Ggf. können mit einem derartigen Eingangsbaustein auch sonstige Signale, z. B. eine Temperatur oder ein Impulsallianz, erfaßt werden.

Der Eingangsbaustein 3a kann bevorzugt auch ein Multipliziermittel zum Bilden eines Leistungswerts W umfassen. Bevorzugt ist das Multipliziermittel 21 ein Hardware-Multiplizierer oder ein Multiplizierbaustein. Damit ist je Eingangsbaustein 3a, 3b, 3c ein Leistungswert erzeugbar, der zusammen mit Strom- und Spannungsdaten an den Verarbeitungsbaustein 9 übergeben werden kann. Damit ist im Verarbeitungsbaustein 9 der Rechenaufwand erheblich verringert, wodurch andere Funktionen oder bisherige Funktionen schneller erledigt werden können.

Wesentlich für den Aufbau des gezeigten Zählers 1 ist, daß der gesamte Eingangsbaustein 3a (bzw. 3b oder 3c) als separater, vom Verarbeitungsbaustein 9 getrennt integrierter Schaltkreis ausgebildet ist. Damit ist also eine quasi dezentrale modulare Aufbauweise gegeben, die einen einfachen Aufbau verschiedenster Zählervarianten mit prinzipiell gleichen oder standardisierten Bausteinen erlaubt. Durch den Einsatz des gleichen integrierten Eingangsbausteins für ein- und mehrphasige Zähler sind hohe Stückzahlen erzielbar, wodurch der Eingangsbaustein 3a in seiner Herstellung günstig wird.

Der Eingangsbaustein 3a kann gegebenenfalls auch einen Speicher 8 umfassen, in welchem Parameter und/oder Betriebeinstellungen und/oder sonstige für den Betrieb erforderliche Daten, z. B. Einstellwerte, Kalibrierwerte oder

Konstanten, abgelegt sind.

Zusätzlich kann zwischen Eingangsbaustein 3a und Verarbeitungsbaustein 9 auch ein weiterer Verarbeitungsbaustein 23 geschaltet sein, welcher beispielsweise als digitaler Signalprozessor ausgebildet sein kann. Damit ist eine einfache Datenverarbeitung möglich, wodurch eine optimale Aufgabenverteilung innerhalb des Zählers 1 im Hinblick auf ein langsames oder schnelles Signalprocessing vorgesehen werden kann. Ein derartiger Aufbau kann auch als Zweiprozessor-Lösung bezeichnet werden. Auf den Aufbau des Eingangsbausteins 3a wird bei den weiteren Figuren noch näher eingegangen.

Fig. 2 zeigt einen Zähler 1 in einer Blockschaltbilddarstellung, bei dem der Eingangsbereich, insbesondere die äußere Beschaltung des Eingangsbausteins 3a, näher erläutert ist. Der Zähler 1 weist zur Erfassung von Strom I und Spannung U einen Stromsensor bzw. einen Spannungssensor auf. Der Spannungssensor ist vorliegend von einem Spannungsteiler gebildet, der zwei Widerstände 25a und 25b umfasst. Die am Verbraucher abgegriffene Spannung U wird mit dem Spannungsteiler geteilt und als Meßspannung Um dem Eingangsbaustein 3a zugeführt. Die Widerstände 25a und 25b sind bevorzugt nicht Bestandteil des Eingangsbausteins 3a und gehören zu seiner externen Beschaltung. Sie können jedoch mit dem Eingangsbaustein 3a auf einer gemeinsamen Platine oder gedruckten Schaltung angeordnet sein. Damit ist der Eingangsbaustein 3a für verschiedene Fälle mit unterschiedlicher Spannung anwendbar. Eine Anpassung erfolgt dann im jeweiligen Anwendungsfall durch eine geeignete Auswahl dieser Beschaltung.

Das Stromsignal I des Verbrauchers wird über einen Kern 27 als magnetisches Feld B dem Eingangsbaustein 3a zugeführt und dort mittels einer Wandlung in ein elektrisches Meßsignal überführt. Der Stromeingang 4a ist hier also als Feldeingang ausgebildet. Bevorzugt wird zur Stromerfassung ein hier nicht näher gezeigtes Hallelement verwendet, das ebenfalls in den Eingangsbaustein 3a integriert sein kann. Damit kann der Eingangsbaustein 3a bei entsprechender Dimensionierung auf einfache Weise direkt in einen Luftspalt des Kerns 27 eingefügt werden. Selbstverständlich ist alternativ auch eine kerlose Ausführung möglich.

Für die Funktion des Eingangsbausteins 3a kann es erforderlich sein, dass diesem von dem weiteren Verarbeitungsbaustein 23 oder einer sonstigen Einrichtung innerhalb des Zählers 1 ein Taktsignal Trefz zugeführt ist. Mit dem Bezugszeichen 25c ist ein weiterer Widerstand oder Referenzwiderstand bezeichnet, der zur Erzeugung eines Bezugsstromes für den Eingangsbaustein 3a, insbesondere als Feldstrom IH für sein Hallelement, dient. Der Feldstrom IH wird dabei durch Anlegen des Referenzwiderstands 25c an eine Referenzspannung erzeugt, die innerhalb des Eingangsbausteins 3a zur Verfügung steht.

Fig. 3 zeigt einen näheren Aufbau eines Eingangsbausteins 3a, bei dem ein gemeinsamer A/D-Wandler 5 für Strom I und Spannung U verwendet wird. Dem A/D-Wandler 5 ist dazu ein Multiplexer 29 vorgeschaltet. Auf einen Eingang des Multiplexers 29 ist die Meßspannung Um geführt. Als Stromsensor dient vorliegend ein Hallelement 33, das das (vom Strom I erzeugte) Feld B erfäßt. Dem Hallelement 33 ist eine analoge Hilfschaltung 31 zugeordnet. Hallelement 33 und analoge Hilfschaltung 31 bilden quasi den Eingangsbereich der Stromerfassung. Dem Hallelement 33 wird von der Hilfschaltung 31 der Referenz-, Bezugs- oder Feldstrom IH zugeführt. Das eigentliche Meßsignal Uh, das eine stromproportionale Spannung ist, wird dann der Hilfschaltung 31 zugeführt, die es dann für die weitere Verarbeitung verstärkt. Näheren Ausbildungen der Hilfschaltung 31 mit dem Hallelement 33 ergeben sich nach dem allgemeinen

bekannten Stand der Technik, z. B. nach der DE 37 02 344 A1 oder der DE 37 11 978 C2. Das Hallelement 33 kann dabei wahlweise als vertikales oder horizontales Hallelement ausgebildet sein.

5 Zusätzlich oder alternativ kann auch eine Stromerfassung mittels einem herkömmlichen Stromsensors, z. B. nach Art eines magnetischen Stromwandlers oder mit Shunt, vorgenommen sein. Dazu weist die Hilfschaltung 31 einen Stromeingang 4aa auf, dem direkt ein Strom I zugeführt werden kann. Bei universeller Ausgestaltung der Hilfschaltung 31 kann diese beispielweise steuerbare Umschaltmittel 35 umfassen, über die die jeweils gewünschte Stromerfassungsart über einen Signaleingang oder per Software eingeschaltet oder vorgegeben werden kann.

15 Weiterhin umfaßt der Eingangsbaustein 3a eine Referenzspannungsquelle 37. Die Referenzspannungssource 37 liefert zwei Referenzspannungen: eine temperaturstabile Spannung Vref und eine temperaturabhängige Spannung Vtc. Der Temperaturgang der Spannung Vtc entspricht dem der Hallelement 33. Die Spannung Vtc wird als Referenzspannung für den A/D-Wandler 5 verwendet, wodurch die Temperaturabhängigkeit des Hallelementes 33 oder dessen Temperaturgang kompensiert ist. Weiterhin liefert die Referenzspannungsquelle 37 noch eine Bezugsspannung VCM, die bei Bedarf den jeweiligen Modulen zugeführt werden kann. Die Referenzspannungsquelle 37 kann auch Teilspannungsquellen oder Module zur Erzeugung der jeweiligen Spannungen umfassen. Selbstverständlich wird der Eingangsbaustein 3a und die Referenzspannungsquelle 37 von dem Netz 30 mit einer Spannung V versorgt.

Der A/D-Wandler 5 ist vorliegend als $\Sigma\Delta$ -Modulator (Sigma-Delta-Modulator) ausgeführt. Dieser erzeugt ausgangsseitig ein digitales Signal einen Bitstrom. Um diesen Bitstrom in ein Bitwort umzuwandeln, ist dem A/D-Wandler 35 ein Decimationsfilter 41a nachgeschaltet. Dieses wandelt die serielle Information in parallele digitale Signale um. Die erzeugten Bitworte werden dann über den Ausgangsbaustein 7, der beispielweise als sogenanntes Interface oder Buskoppler ausgebildet ist, an den nachgeschalteten (in dieser Figur nicht gezeigten) Verarbeitungsbaustein 9 über die Busverbindung 24 weitergegeben. Der Ausgangsbaustein 7 tauscht folgende Signale mit dem Verarbeitungsbaustein 9 im Betrieb aus:

Signal CSB (Chip-Select/Chip-Auswahl)

Dieses Signal CSB wird dem Eingangsbaustein 3a über eine separate Leitung zugeführt und dient zur Auswahl oder zur Aktivierung des jeweiligen Eingangsbausteins, mit dem kommuniziert werden soll. Dies ist insbesondere bei Anwendungen mit mehreren Eingangsbausteinen wichtig.

Signal SCK (Shift-Clock/ Taktsignal)

55 Das Signal SCK gibt den Takt für die Informationsübertragung zwischen Eingangsbaustein 3a und dem Verarbeitungsbaustein 9 vor.

Signal MOSI (Master Out, Slave In)

60 Mit dem Signal MOSI werden Informationen, insbesondere Befehle, vom "Master", also z. B. vom Verarbeitungsbaustein 9, an den "Slave", also dem Eingangsbaustein 3a, übertragen.

Signal MISO (Master In, Slave Out)

Das Signal MISO gilt analog zum Signal MOSI für die

entgegengesetzte Informationsrichtung, also vom Eingangsbaustein 3a zum Verarbeitungsbaustein 9 und dient im wesentlichen zur Datenausgabe.

Je nach Ausführung der Funktion des A/D-Wandlers 5 kann diesem auch ein optionales Decimationsfilter 41b nachgeschaltet sein, so daß eine gefrennte Aufbereitung der Signale für Strom und Spannung möglich ist. Auf diese Weise kann gegebenenfalls die Signalverarbeitung erheblich beschleunigt werden.

Denn Eingangsbaustein 3a wird, wie bereits oben beschrieben, über eine Leitung ein Taktsignal CLK zugeführt. Das Taktsignal CLK wird gegebenenfalls über einen Teilerbaustein 43 geführt, wodurch eine niedrigere Taktfrequenz CLK erzeugt ist. Die Taktsignale CLK oder CLK' werden dann den jeweiligen Bausteinen oder Modulen entsprechend der jeweils vorgesehenen Verarbeitungsgeschwindigkeit für deren Funktion zugeführt.

Dies betrifft insbesondere den Multiplexer 29, den A/D-Wandler S und die Decimationsfilter 41a und 41b.

Fig. 4 zeigt einen alternativen Aufbau, bei dem auf den Multiplexer 29 verzichtet ist. Dazu ist für Strom und Spannung jeweils ein getrennter A/D-Wandler 5a bzw. 5b vorgesehen. Jeder A/D-Wandler 5a, 5b ist dabei ein jeweiliges Decimationsfilter 41a bzw. 41b zugeordnet. Der übrige Aufbau entspricht Fig. 3 sinngemäß. Eventuell sind geringfügige Anpassungen zu besseren oder schnelleren Signalverarbeitung im Rahmen üblicher Anpassungsmaßnahmen erforderlich.

Fig. 5 zeigt in Ergänzung der bereits oben beschriebenen Figuren ein Diagramm für den Signalfluß innerhalb des Zählers 1 für eine einphasige Signalverarbeitung. Das Strom- und Spannungssignal I bzw. U werden zunächst von Sensormittel 51 (Sensor & Front-End) erfaßt und über den Multiplexer 53 einer Analog-Digital-Wandlung 55 (Σ) zugeführt. Der Analog-Digital-Wandlung 55 wird von der Referenzspannungsquelle 37 (Reference Voltage) eine Referenzspannung zugeführt. Anschließend werden – getrennt für Strom I und Spannung U – die entsprechenden Daten der Filterbearbeitung in den Decimationsfiltern 57a bzw. 57b (Sinc3) unterworfen. Dabei werden aus einem Bitstrom Bitworte für die jeweiligen Daten gebildet.

Bezogen auf die Spannung U kann gegebenenfalls eine Phasenkorrektur 59 (Phase Compensation) vorgesehen werden. Damit ist ein insbesondere durch den Multiplexer 53 bedingter Phasenunterschied zwischen Strom und Spannung eliminiert. Die Bearbeitungsbausteine 61a und 61b dienen zur Gleichanteilunterdrückung (DC-Cancellation) und sind verarbeitungstechnisch als Hochpaß realisiert. Es schließen sich dann noch je eine Verarbeitungszweig (Spannung oder Strom) für die jeweiligen Datensätze Bearbeitungsschritte für eine Quadratbildung 63a, 63b (X^2), eine Akkumulation oder Summenbildung 65a, 65b (Σ) und Kalibrierschritte 67a, 67b (Calibration) an. Mit den Verarbeitungsmodulen 69a, 69b erfolgt dann jeweils die Berechnung der effektiven Werte Ieff bzw. Ueff für Strom und Spannung entsprechend der Formel:

$$\frac{1}{T} \sqrt{\sum x^2}$$

Wie bereits oben beschrieben, kann der Eingangsbaustein 3a auch zusätzlich Multipliziermittel aufweisen, die vorliegend von einem Multipliziermodul 71 realisiert sind. Durch diesen Multiplizierschritt sind Leistungswerte gebildet. Zur Erzeugung eines Energiewertes W schließt sich eine Akkumulation oder ein Summierglied 65c (Σ) und gegebenenfalls ein Kalibrieglied 67c (Calibration) an.

Mit der strichpunktuierten Linie 70 sind die Elemente, Mo-

dule oder Bearbeitungsschritte umfaßt, die bevorzugt innerhalb des Eingangsbausteins 3a realisiert sind. Die von der Klammer a umfaßten Bearbeitungsschritte unterliegen dabei einer schnellen Signalverarbeitung. Unter schnell wird dabei eine Verarbeitung im kHz-Bereich, z. B. zwischen 1 und 10 kHz, insbesondere etwa 2 kHz, verstanden. Die Klammer b umfaßt die Schritte, die eine relativ langsame Datenverarbeitung umfassen, welche im Frequenzbereich von etwa 1 bis 10 Hz, insbesondere 1 bis 4 Hz liegen kann.

Fig. 6 zeigt ein Flußdiagramm (im wesentlichen dem von Fig. 5 entsprechend), bei dem Bearbeitungsschritte zur Erzeugung eines Blindleistungswerts Q vorgesehen sind. Die Bearbeitungsschritte hierzu sind im Prinzip analog zu den, bei der Erzeugung des Energiewertes W in Fig. 5 zu verstehen. Dazu ist zunächst ein Verzögerungsglied 75a (Delay) vorgesehen, mit welchen die Werte Strom I und Spannung U verzögert werden (um den erforderlichen Phasenversatz für die Blindleistung zu erhalten). Es folgt dann ein Multipliziermodul 71d, ein Akkumulator- oder Summierglied 65d (Σ) mit anschließender Kalibrierung 67d (Calibration).

Im Unterschied zu Fig. 5 sind auch vereinzelt Verarbeitungsschritte unterschiedlich aufgeteilt oder optionale Schritte vorgesehen. Eine Phasenkompenstation im Spannungspfad ist hier nicht vorgesehen. Zusätzlich ist jedoch 25 z. B. eine Verzögerungseinrichtung 75b vorgesehen, mit welcher ein Winkelfehler im Sensorsignal 51 kompensierbar ist. Weiterhin sind ein Interpolierglied 77 (Interpolation) und eine Offsetunterdrückung 78 (Offset Cancellation) vorgesehen. Die Offsetunterdrückung 78 ermöglicht es, Gleich- 30 oder DC-Anteile im Strom I richtig zu erfassen und bei der Berechnung des Effektivwertes (Ieff) zu berücksichtigen.

Wesentliche der in den Fig. 5 und 6 dargestellten Bearbeitungsbausteine, Module oder Verarbeitungsschritte nach der A/D-Wandlung sind dabei als Softwarebausteine oder Programmierschritte im Rahmen der digitalen Signalverarbeitung zu verstehen. Wesentlich für die vorliegende neue Idee ist, daß ein kleiner, hoch integrierter Eingangsbaustein vorgesehen ist, der universell für verschiedenste Anwendungen eingesetzt werden kann. Damit kann für die nachfolgende Signalverarbeitung auf standardmäßige Prozessoren oder digitale Signalprozessoren zurückgegriffen werden. Der Aufbau eines derartigen Zählers 1 wird dadurch besonders einfach und kostensparend. Als Spezialbaustein für den Zähler 1 ist dabei lediglich der Eingangsbaustein 1 erforderlich, der 40 durch seine modulare Verwendungweise vielfältige Anwendungsmöglichkeiten offen läßt. Durch Kombination mit herkömmlichen Verarbeitungsbausteinen ist ein besonders zuverlässiger kostengünstiger Zähler realisierbar.

Der Eingangsbaustein kann dabei als kleiner IC ausgeführt sein, der beispielsweise als SMD-Bauteil auf einer Platinne des Zählers 1 montiert oder gelötet werden kann. Für Spezialanwendungen ist es auch denkbar, daß lediglich nur Teilkomponenten (z. B. die Erzeugung von Ieff und Ueff) des Eingangsbausteins in einem Zähler genutzt werden, da der 45 Eingangsbaustein durch seine preiswerte Herstellung bei hohen Stückzahlen sehr attraktiv ist. Die übrigen Funktionen werden dann auf zusätzliche Bausteine ausgelagert.

Patentsansprüche

60 1. Elektrizitätszähler (1) mit:

– zumindest einem Eingangsbaustein (3a, 3b, 3c), der einen analogen Strom- und einen analogen Spannungseingang (4a, 4aa bzw. 4b) hat, wobei diese Eingänge mit einem Analog/Digital-Wandler (5, 5a, 5b, 55) verbunden sind, und Multipliziermittel (21, 71) zum Bilden eines Leistungswertes (W) hat, und

- einem dem Eingangsbaustein (3a, 3b, 3c) nachgeschalteten digitalen Verarbeitungsbaustein (9), dadurch gekennzeichnet, daß
- der Eingangsbaustein (3a, 3b, 3c) als separater, vom Verarbeitungsbaustein (9) getrennt integrierter Schaltkreis ausgebildet ist, und
 - als Multipliziermittel (21, 71) ein Hardware-Multiplizierer vorgesehen ist, welcher in den integrierten Schaltkreis integriert ist.
2. Elektrizitätszähler nach Anspruch 1, wobei der Analog/Digitalwandler (5, 5a, 5b, 55) als Sigma-Delta-Modulator ausgeführt ist, welcher in den integrierten Schaltkreis integriert ist.
3. Elektrizitätszähler (1) mit:
- zumindest einem Eingangsbaustein (3a, 3b, 3c), der einen analogen Strom- und einen analogen Spannungseingang (4a, 4aa bzw. 4b) hat, wobei diese Eingänge mit einem Analog/Digital-Wandler (5, 5a, 5b, 55) verbunden sind, und
 - einem dem Eingangsbaustein (3a, 3b, 3c) nachgeschalteten digitalen Verarbeitungsbaustein (9), dadurch gekennzeichnet, daß
 - der Eingangsbaustein (3a, 3b, 3c) als separater, von Verarbeitungsbaustein (9) getrennt integrierter Schaltkreis ausgebildet ist, und
 - der Analog/Digital-Wandler (5, 5a, 5b, 55) als Sigma-Delta-Modulator ausgeführt ist, welcher in den integrierten Schaltkreis integriert ist.
4. Elektrizitätszähler nach Anspruch 3, wobei der Eingangsbaustein (3a, 3b, 3c) Multipliziermittel (21, 71) zum Bilden eines Leistungswertes (W) hat.
5. Elektrizitätszähler nach Anspruch 4, wobei als Multipliziermittel (21, 71) ein Hardware-Multiplizierer vorgesehen ist, welcher in den integrierten Schaltkreis integriert ist.
6. Elektrizitätszähler nach einem der Ansprüche 1 bis 5, wobei je Phase eines zugeordneten Verbrauchers, insbesondere für drei Phasen, jeweils ein Eingangsbaustein (3a, 3b, 3c) vorgesehen ist.
7. Elektrizitätszähler nach einem der Ansprüche 1 bis 6, wobei eine in Gruppen unterteilte Mehrzahl von Eingangsbausteinen (3a, 3b, 3c) vorgesehen ist, und wobei jede Gruppe jeweils einem Verbraucher zugeordnet sind.
8. Elektrizitätszähler nach einem der Ansprüche 1 bis 7, wobei je Eingangsbaustein (3a, 3b, 3c) ein Stromsensor (51) vorgesehen ist, welcher zumindest ein Hall-Element (33) umfaßt.
9. Elektrizitätszähler nach einem der Ansprüche 1 bis 8, wobei die Verbindung zwischen Eingangsbausteinen (3a, 3b, 3c) und dem Verarbeitungsbaustein (9) als Busverbindung (24) ausgebildet ist und jeder Eingangsbaustein (3a, 3b, 3c) einen Buskoppler aufweist.
10. Elektrizitätszähler nach einem der Ansprüche 1 bis 9, wobei für den analogen Strom- und den analogen Spannungseingang (4 bzw. 4b) je ein Analog/Digital-Wandler (5a bzw. 5b) vorgesehen ist.
11. Elektrizitätszähler nach einem der Ansprüche 1 bis 9, wobei für den analogen Strom- und den analogen Spannungseingang (4a, 4aa bzw. 4b) ein gemeinsamer Analog/Digital-Wandler (5, 55) vorgesehen ist, dem ein Multiplexer (29, 53) vorgeschaltet ist.
12. Elektrizitätszähler nach einem der Ansprüche 1 bis 11, wobei jeder Eingangsbaustein (3a, 3b, 3c) einen Speicher umfaßt in welchem Parameter und/oder Betriebeinstellungen und/oder sonstige für den Betrieb vorgeb- oder einstellbare Daten speicherbar sind.
13. Eingangsbaustein (3a, 3b, 3c) für einen Elektrizi-
- tätszähler (1) mit:
- einem analogen Strom- und einem analogen Spannungseingang (4a, 4aa bzw. 4b), wobei diese Eingänge mit einem Analog/Digital-Wandler (5, 5a, 5b, 55) verbunden sind, und
 - Multipliziermittel (21, 71) zum Bilden eines Leistungswertes (W)
- dadurch gekennzeichnet, daß
- der Eingangsbaustein (3a, 3b, 3c) als integrierter Schaltkreis ausgebildet ist, und
 - als Multipliziermittel (21, 71) ein Hardware-Multiplizierer vorgesehen ist, welcher in den integrierten Schaltkreis integriert ist.
14. Eingangsbaustein für einen Elektrizitätszähler (1) mit einem analogen Strom- und einem analogen Spannungseingang (4a, 4aa bzw. 4b), wobei diese Eingänge mit einem Analog/Digital-Wandler (5, 5a, 5b, 55) verbunden sind, dadurch gekennzeichnet, daß
- der Eingangsbaustein (3a, 3b, 3c) als separater, von weiteren Verarbeitungsbausteinen des Elektrizitätszählers (1) getrennt integrierter Schaltkreis ausgebildet ist, und
 - der Analog/Digital-Wandler (5, 5a, 5b, 55) als Sigma-Delta-Modulator ausgeführt ist, welcher in den integrierten Schaltkreis integriert ist.

Hierzu 4 Seite(n) Zeichnungen

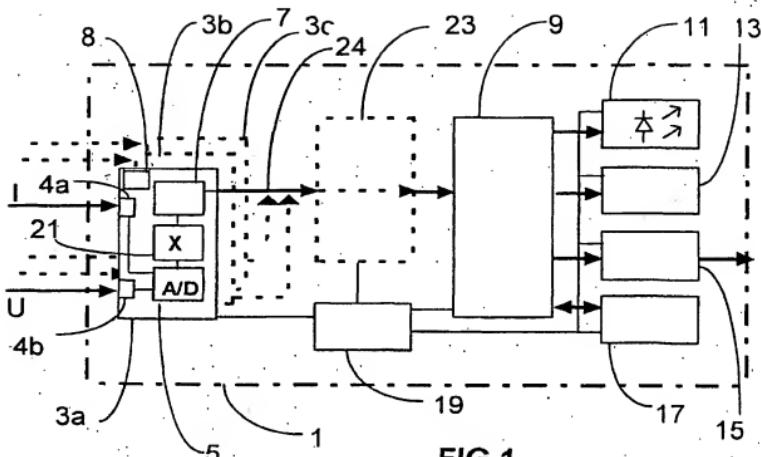


FIG 1

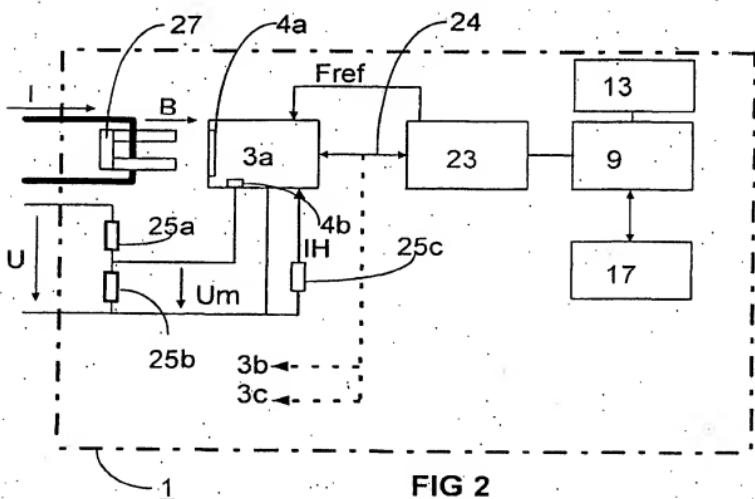


FIG 2

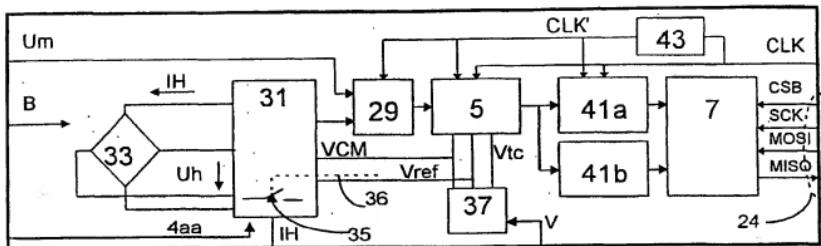


FIG 3

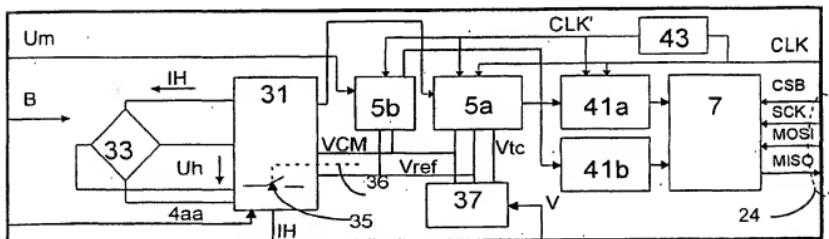


FIG 4

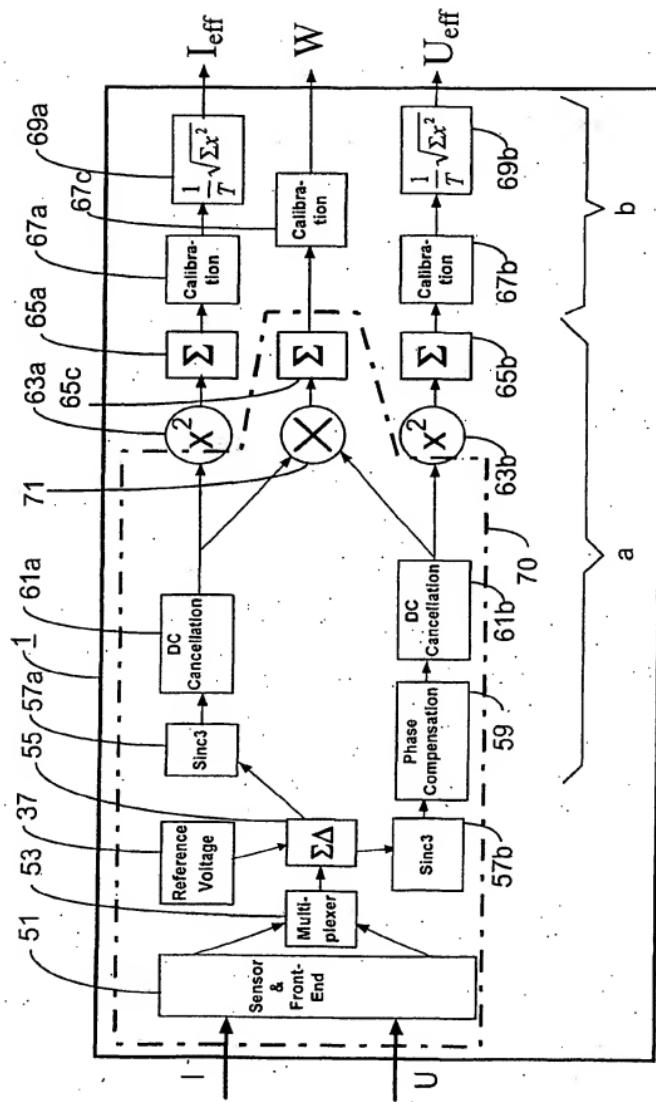


FIG 5

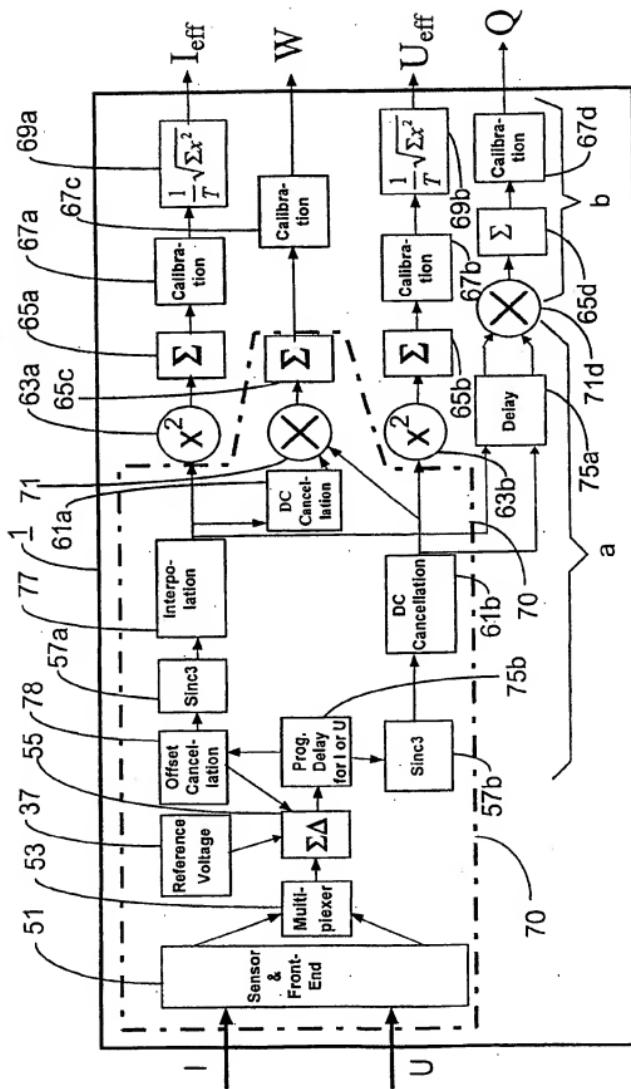


FIG 6